

WO D2

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-174114

(P2003-174114A)

(43) 公開日 平成15年6月20日 (2003.6.20)

(51) Int.Cl. ⁷ /	識別記号	FI	テ-71-ト* (参考)
H01L 23/12		H01L 21/52	A 5F047
21/52		23/12	F

審査請求 未請求 請求項の数 5 O L (全 4-頁)

(21) 出願番号 特願2001-374496 (P2001-374496)

(22) 出願日 平成13年12月7日 (2001.12.7)

(71) 出願人 000003234

富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

(72) 発明者 吉原 克彦

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

(74) 代理人 100088339

弁理士 篠部 正治

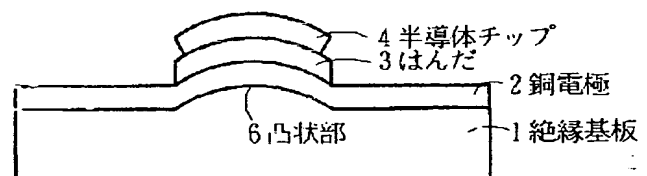
Fターム (参考) 5F047 AA14 AB06 BA01 BB01

(54) 【発明の名称】 半導体回路基板および半導体装置

(57) 【要約】

【課題】 薄い半導体チップに損傷を生じさせずに、半導体チップを固着できる半導体回路基板を提供する。

【解決手段】 表面が凸状に反った薄い半導体チップ4の裏面形状と合致するように、半導体回路基板の銅電極2の表面に凸状部6を形成し、この凸状部6にはんだ3を介して半導体チップ4の裏面を固着することで、はんだに空隙ができることを防止し、ボンディング時の加圧力で半導体チップ4が損傷を受けることを防止し、また、空隙による熱抵抗の増大を防止し、半導体チップ4のパワーサイクル耐量を向上させる。



【特許請求の範囲】

【請求項1】パターン形成された導電膜が、絶縁基板に固着する半導体回路基板において、半導体チップが固着する箇所の前記導電膜の表面形状を、前記半導体チップの反りに合せた凸形もしくは凹形とすることを特徴とする半導体回路基板。

【請求項2】前記凸形もしくは凹形の形状を、前記絶縁基板を凸形もしくは凹形とし、該絶縁基板上に同一厚みの前記導電膜を固着することで形成することを特徴とする請求項1に記載の半導体回路基板。

【請求項3】前記凸形もしくは凹形の形状を、前記導電膜のみを凸形もしくは凹形とし、該導電膜と前記絶縁基板との固着面が平坦であることを特徴とする請求項1に記載の半導体回路基板。

【請求項4】前記半導体チップが固着する箇所の周囲の導電膜に、はんだ溜を形成することを特徴とする請求項1ないし3のいずれかに記載の半導体回路基板。

【請求項5】前記請求項1ないし4のいずれかに記載の半導体回路基板を用いて、前記凸形もしくは凹形の半導体固着箇所にはんだを介して半導体チップを固着したことを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、反った状態の半導体チップを、反った状態そのままに接合可能とした半導体回路基板およびその半導体基板を用いた半導体装置に関する。

【0002】

【従来の技術】図6は、半導体チップを固着した従来の半導体回路基板の要部断面図である。絶縁基板1と導電部である銅電極2からなる半導体回路基板に、はんだ3を介して半導体チップ4を接合（固着）する。半導体チップ4は、図8に示すように、半導体基板100と、表面に選択的に被覆するポリイミド膜などの絶縁膜101と、裏面にはAl/Ni/Auの三層金属膜などの裏面金属膜102が形成される。これらの絶縁膜101や裏面金属膜102と、半導体基板100との熱膨張係数の差と、これらの膜の膜厚により、半導体チップ4が凸状に反ったり、凹状に反ったりする。10mm□程度で、50μmから100μm程度の厚みの半導体チップ4では、その反り量は、0.1mm前後から0.2mm前後にもなる。通常、ポリイミド膜や三層金属膜は、半導体基板100より熱膨張係数が大きいため、表面にポリイミドなどの絶縁膜101を被覆すると、表面が凹状に反り、裏面に三層金属膜などの金属膜102を被覆すると、裏面が凹状に、つまり、表面が凸状に反る。ポリイミドより三層金属膜の方が熱膨張係数が大きいため、通常は表面が凸状になるように反る。

【0003】図6に示すように凸状に反った場合には、銅電極2と半導体チップ4の間のはんだ3の中央部に空

隙5ができる場合がある。これは、凸状に反った半導体チップ4をそのままの状態、固形やペースト状のはんだ3に乗せると、半導体チップ4とはんだ3とが接触しない中央部に空気層が形成され、その状態で、真空引きしながら、はんだを熔融し、半導体チップ4と銅電極2を接合しても、この空気が抜けきれないために、中央部に空隙5が形成される。

【0004】また、図7に示すように、半導体チップ4が凹状に反っている場合には、半導体チップ4の端部に、はんだ3が付かない箇所である空隙5aが生じ易い。

【0005】

【発明が解決しようとする課題】いずれの場合でも、ワイヤボンディングなどの強制的な加圧力が、この空隙5、5aに加わると、半導体チップ4を平坦にしようとする応力に加わり、半導体チップ4には、クラックや陥没などの損傷20が生じることがある。また、半導体チップ4を損傷なしで組み立てた場合でも、空隙5、5aがあると、この箇所での熱抵抗が高くなり、半導体チップ4の温度上昇が大きくなり、パワーサイクル耐量が低下する。

【0006】この発明の目的は、前記の課題を解決して、薄い半導体チップに損傷を生じさせずに、半導体チップを固着できる半導体回路基板および半導体装置を提供することにある。

【0007】

【課題を解決するための手段】この発明の目的を達成するために、パターン形成された導電膜（銅電極）が、絶縁基板に固着する半導体回路基板において、半導体チップが固着する箇所の前記導電膜の表面形状を、前記半導体チップの反りに合せた凸形もしくは凹形とする構成とする。

【0008】また、前記凸形もしくは凹形の形状を、前記導電膜のみを凸形もしくは凹形とし、該導電膜と前記絶縁基板との固着面を平坦とする。また、前記凸形もしくは凹形の形状を、前記絶縁基板を凸形もしくは凹形とし、該絶縁基板上に同一厚みの前記導電膜を固着するとよい。また、前記半導体チップの周囲の導電膜に、はんだ溜（ピット）を形成するとよい。

【0009】また、前記の半導体回路基板を用いて、前記凸形もしくは凹形の半導体固着箇所にはんだを介して半導体チップを固着して半導体装置とする。前記のように、半導体チップを接合する銅電極の表面部分を凸状または凹状にすることにより、半導体チップが凸状または凹状に反っていても、はんだ部の空隙を生じることなく、半導体チップ全面で銅電極と接合が可能となり、薄い半導体チップでも高い接合信頼性が実現できる。

【0010】また、ピットを設けることで、余分なはんだで半導体チップが端面で短絡することが防止できる。

【0011】

【発明の実施の形態】以下の説明で、図6と同一箇所には同一の符号を記した。図1は、この発明の第1実施例の半導体回路基板の要部断面図である。この図は、100 μ m以下の厚みの半導体チップ4を固着した断面図で、半導体チップ4の裏面とはんだ3を介して接する銅電極2の表面が凸状となっている。前記の図8に示すように、半導体チップ4は、半導体基板100の表面にポリイミドなどの絶縁膜101、裏面にAl/Ni/Auの三層蒸着膜などの裏面金属膜102が形成され、通常は表面が凸状に反っている（湾曲している）。

【0012】この凸状に反った半導体チップ4を、はんだ3で接合する銅電極2の表面は、凸状に湾曲させる。この湾曲した面は、絶縁基板1の表面に凸状部6を形成し、その上に均一な厚みの銅電極2を形成することで得られる。また、この湾曲した面は、半導体チップ4の平均的な反り状態に合わせて、丁度、半導体チップ4の裏面の凹状に反った面と接触するように、銅電極2の表面に凸状部を形成する。

【0013】反った半導体チップ4は、この湾曲面に沿ってはんだ3を介して接合される。このとき、半導体チップ4が接合される下面側にある銅電極2の表面の状態が、半導体チップ4の反りの状態と同じように作ってあるため、はんだ接合時に、半導体チップ4と銅電極2を接合しているはんだ3には空隙5が生ぜず、図示しないワイヤーボンディングを行っても半導体チップ4を損傷することがない。

【0014】さらに、半導体チップ4の全面積で接合しているのでパワーサイクル耐量も向上する。図1に示す半導体基板は、絶縁基板1の表面の凸形状の対となる下面が凹状の金型と表面が平らな金型の2つを用い、原料であるセラミックス粉をこの2つの金型の間に所定の厚さの回路基板となるよう分量を置いた後、所定圧力・所定温度にて焼成し、形成する。その後、表面が凹状になったセラミックス板の上に乗せ、所定圧力・所定温度にて接合する。セラミックス板と銅箔の接合には、一般的にアルミナや窒化アルミなどが接合材として用いられる。

【0015】図2は、この発明の第2実施例の半導体回路基板の要部断面図である。図1との違いは土台となる絶縁基板1には凸状部6がなく、その上部に設置される銅電極2の表面に凸状部7を設けている点である。この場合も図1と同様の効果が得られる。図2に示す半導体回路基板は、上面および下面ともに平らな金型でセラミックス板を作成しておき、この表面が平らなセラミックス板上に銅箔を乗せ、銅箔と接する面に凹状のへこみが形成された金型面から、銅箔を乗せないもう一方のセラミックス板面には平らな金型を配置し、所定圧力・所定温度にて銅箔とセラミックス板を接合する。こうすることで、上に凸形状を持った銅電極2が形成される。

【0016】図3は、この発明の第3実施例の半導体回

路基板の要部断面図である。この半導体回路基板は、図1で示した絶縁基板1および銅電極2の凸状部6を、凹状にしたものである。これは、半導体チップ4が凹状に反っている場合に適用する。この場合も図1と同様の効果が得られる。図3に示す半導体回路基板は、図1で示した半導体回路基板の製作方法と同様に、絶縁基板1の表面の凹形状と対となる下面が凹状の金型を用いることで製作される。

【0017】図4は、この発明の第4実施例の半導体回路基板の要部断面図である。この半導体回路基板は、図2で示した銅電極2の凸状部7を、凹状にしたものである。この場合にも図2と同様の効果が得られる。図4に示す半導体回路基板は、図2で示した半導体回路基板の製作方法と同様に、絶縁基板1の表面の凸形状と対となる下面が凸状の金型を用いることで製作される。

【0018】図5は、この発明の第5実施例の半導体回路基板の要部断面図である。この半導体回路基板は、基本的には図1の半導体回路基板と同じ構成であるが、半導体チップ4を接合する部位の外周部に、余分なはんだ3aを流し込むビット10（はんだ溜）を設置してある。このビット10は、余分なはんだ3aが半導体チップ4の外周部及びチップ表面まではみ出し、図に点線で示すように、外周部で短絡するのを防止する働きがあり、信頼性を高めることができる。

【0019】このビット10は、半導体チップ4を接合する部位の外周部に設置するが、その深さ・幅の寸法は半導体チップ4の表面積・はんだの量により様々で、はみ出したはんだがビット10から溢れ出ないように設計する。また、このビット10は、銅電極2の表面にのみ設けても良いし、さらに深いビットが必要ならば、図示したように、銅電極2の下部に位置する絶縁基板1まで達しても構わない。

【0020】また、このビットは、図2から図4にも設けることで、同様の効果が得られる。

【0021】

【発明の効果】この発明によると、半導体チップの反りに合わせて銅電極を湾曲させ、はんだ接合することで、半導体チップとはんだの間に空隙ができなくなり、ワイヤーボンディング時の加圧力で、半導体チップの損傷を防止できる。また、空隙がないために、熱抵抗が増大せず、パワーサイクル耐量が向上する。

【0022】さらに、半導体チップを接合する銅電極又は銅電極と絶縁基板に余剰はんだを流し込むビットを設置することにより、チップ動作時の熱応力に対する耐量が向上し、高い接合信頼性を得ることができる。

【図面の簡単な説明】

【図1】この発明の第1実施例の半導体チップが固着した半導体回路基板の要部断面図

【図2】この発明の第2実施例の半導体チップが固着した半導体回路基板の要部断面図

【図3】この発明の第3実施例の半導体チップが固着した半導体回路基板の要部断面図

【図4】この発明の第4実施例の半導体チップが固着した半導体回路基板の要部断面図

【図5】この発明の第5実施例の半導体チップが固着した半導体回路基板の要部断面図

【図6】従来の凸状に反った半導体チップが固着した半導体回路基板の要部断面図

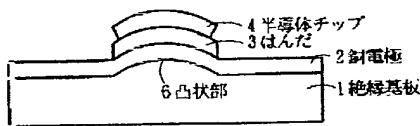
【図7】従来の凹状に反った半導体チップが固着した半導体回路基板の要部断面図

【図8】反った半導体チップの要部断面図

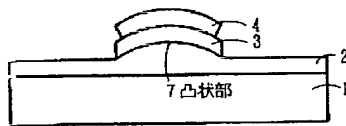
【符号の説明】

- 1 絶縁基板
- 2 銅電極
- 3 はんだ
- 3a 余分なはんだ
- 4 半導体チップ
- 5、5a 空隙
- 6 絶縁基板1に付した凸状部
- 7 銅電極2に付した凸状部
- 8 絶縁基板に付した凹状部
- 9 銅電極2に付した凹状部
- 10 ピット

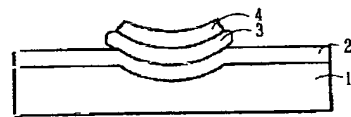
【図1】



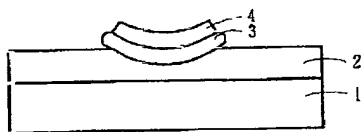
【図2】



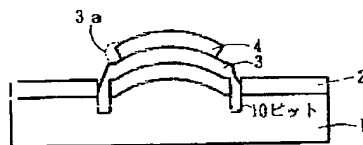
【図3】



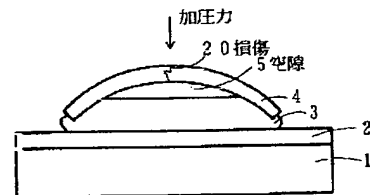
【図4】



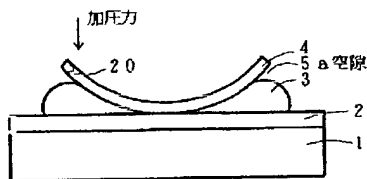
【図5】



【図6】



【図7】



【図8】

